

12.12.03

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application: 2002年12月13日

出願番号
Application Number: 特願2002-362685

[ST. 10/C]: [JP2002-362685]

出願人
Applicant(s): ソニー株式会社

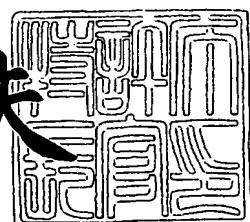
RECEIVED
06 FEB 2004
WIPO PCT

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 1月22日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 0290618202
【提出日】 平成14年12月13日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 27/14
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 猪口 徹哉
【特許出願人】
【識別番号】 000002185
【氏名又は名称】 ソニー株式会社
【代理人】
【識別番号】 100122884
【弁理士】
【氏名又は名称】 角田 芳末
【電話番号】 03-3343-5821
【選任した代理人】
【識別番号】 100113516
【弁理士】
【氏名又は名称】 磯山 弘信
【電話番号】 03-3343-5821
【手数料の表示】
【予納台帳番号】 176420
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1

【包括委任状番号】 0206460

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像素子及びその製造方法

【特許請求の範囲】

【請求項 1】 受光センサ部上に、高屈折率層が低屈折率層中に埋め込まれてなる井戸が設けられ、

前記井戸が径の異なる複数の層により構成され、

前記複数の層のうち互いに隣接する層において、下層の上部径よりも上層の下部径が小さく形成されてなる

ことを特徴とする固体撮像素子。

【請求項 2】 前記複数の層のうち少なくとも 1 つの層の側壁がテーパー形状に形成されていることを特徴とする請求項 1 記載の固体撮像素子。

【請求項 3】 受光センサ部上に、高屈折率層が低屈折率層中に埋め込まれてなる井戸が設けられた固体撮像素子を製造する方法であって、

表面を覆って前記低屈折率層を形成し、前記低屈折率層に開口を形成し、前記開口に前記高屈折率層を埋め込む工程を複数回行うことにより、前記井戸を形成する

ことを特徴とする固体撮像素子の製造方法。

【請求項 4】 複数回の前記工程において、前の工程で形成する開口の上部径よりも次の工程で形成する開口の下部径を小さくすることを特徴とする請求項 3 記載の固体撮像素子の製造方法。

【請求項 5】 複数回の前記工程において形成する開口のうち、少なくとも 1 つの開口の側壁をテーパー形状にすることを特徴とする請求項 3 記載の固体撮像素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、固体撮像素子、特に、受光センサ部上に光の集光効率を高めるための井戸が設けられてなる固体撮像素子及びその製造方法に関する。

【0002】

【従来の技術】

近年、画素を構成する例えはフォトダイオードからなる複数の受光センサ部上に、高屈折率層が低屈折率層中に埋め込まれてなる井戸が設けられ、井戸の上部からの入射光のうち臨界角より大きい入射角をもつ入射光を、高屈折率層と低屈折率層との界面で全反射させることで、受光センサ部への光の集光効率を高めるようにした構成が知られている（特許文献1参照）。

【0003】

このような構成を有する固体撮像素子、例えはCMOS型固体撮像素子（CMOSセンサ）の構成を図12に示す。

尚、図示の例ではCMOS型固体撮像素子の1画素分の断面図を示している。

このCMOS型固体撮像素子30は、素子分離領域32で分離された半導体基板31内の所定の領域に光を受光する受光センサ部33が形成され、受光センサ部33上の所定の位置には絶縁膜34を介して転送ゲート35、導電プラグ36、配線層37が層間絶縁膜38中に形成されてなる。

【0004】

配線層37は図示の例では2層（371及び372）に形成されており、配線層371及び372間は導電プラグ36により接続されている。最上層の配線層372の上方には、層間絶縁膜38上にパッシベーション膜39、平坦化膜40を介してカラーフィルタ41が形成され、カラーフィルタ41上の受光センサ部33と対応する位置にはオンチップレンズ42が形成されてなる。

【0005】

そして、受光センサ部33上の層間絶縁膜38中に、この受光センサ部33とオンチップレンズ42間をつなぐようにパッシベーション膜39の下端まで井戸43が形成され、この井戸43内には例えは層間絶縁膜38より高い屈折率（例えはn=2.0）を有する高屈折率層（プラズマSiN膜）44が埋め込まれてなる。尚、45はエッチングストップ膜である。

【0006】

このような構成のCMOS型固体撮像素子30では、例えはオンチップレンズ42を介して井戸43内に入射された光（図中矢印X）が、受光センサ部33に

到達するまで高屈折率層44と層間絶縁膜38との界面にて全反射を繰り返して受光センサ部33へと導かれることとなる。これにより、井戸43内に入射された光を極力漏らすことなく受光センサ部33へと入射させることができる。

【0007】

このような固体撮像素子の製造方法、特にその井戸43の形成方法を図13～図15に示す。

先ず、図13Aに示すように、素子分離領域32で分離された半導体基板31内の所定の領域内に入射光を受光する受光センサ部33を形成し、受光センサ部33上に絶縁膜34を形成した状態から説明する。

【0008】

次に図13Bに示すように、絶縁膜34を介して所定の位置に転送ゲート35を形成し、受光センサ部33に対応する部分には、例えば減圧CVD法によりエッチングストップ膜（例えばSiN膜）45を形成する。

このエッチングストップ膜45は、後述する受光センサ部33上の層間絶縁膜38に井戸43を形成する工程（図14D参照）の際に、層間絶縁膜38に対して高いエッチング選択比が確保されている。

【0009】

次に、図13Cに示すように、転送ゲート35、エッチングストップ膜45、素子分離領域31を覆って全面に層間絶縁膜38を形成し、表面の平坦化処理を行った後、導電プラグ36、配線層37を形成する。図示の例では、配線層37は2層構造（371, 372）で形成されるので、先ず層間絶縁膜38中の所定の位置に導電プラグ36を形成した後、平坦化された層間絶縁膜38上に受光センサ部33上の領域を除いて1層目となる配線層371を形成する。次に、この配線層371を覆って全面に再び層間絶縁膜38を形成し、表面の平坦化処理を行った後、所定の位置に導電プラグ36を形成し、前述したように受光センサ部33上の領域を除いて層間絶縁膜38上に2層目となる配線層372を形成する。そして、配線層372を覆って全面に再び層間絶縁膜38を形成しこの層間絶縁膜37を平坦化処理する。

このようにして2層構造の配線層37（371, 372）が形成される。

【0010】

次に、図14Dに示すように、層間絶縁膜38上にレジスト膜（図示せず）を形成し、公知のリソグラフィ技術を用いてレジスト膜を井戸形成用のパターンのレジストマスクに形成した後、このレジストマスクを介して例えば異方性ドライエッティングにより層間絶縁膜38をエッティング除去し、受光センサ部33上の対応する位置に井戸（所謂開口）43を形成する。

異方性ドライエッティングに用いられる反応ガスとしては、例えばC4F8ガス、Arガス、O2ガス等を用いることができる。

【0011】

次に、図14Eに示すように、レジストマスクを除去し、井戸43を含んで層間絶縁膜38上の全面に層間絶縁膜38よりも高い屈折率を有する高屈折率層を形成する。この高屈折率層としては、例えば高密度プラズマCVD法を用いたSiN膜（所謂プラズマSiN膜）44を形成する。

【0012】

次に、図15Fに示すように、例えばCMP法又はエッチバック法等を用いてプラズマSiN膜44を層間絶縁膜38の表面まで除去して平坦化処理を行う。

【0013】

次に、図15Gに示すように、層間絶縁膜38、井戸43内に埋め込まれてなるプラズマSiN膜44を含んで全面に、パッシベーション膜39、平坦化膜40、カラーフィルタ41を順に形成し、カラーフィルタ41の受光センサ部33と対応する位置に、即ち井戸44の上部にオンチップレンズ42が形成される。

このようにして、集光効率を高める構成を有するCMOS型固体撮像素子30が形成される。

【0014】**【特許文献1】**

特開2000-150845号公報

【0015】**【発明が解決しようとする課題】**

ところで、上述したようなCMOS型固体撮像素子30においては、配線層3

7が多層に形成されるため（図示の例では第1の配線層371及び第2の配線層372）、配線層37をすべて形成した後に最表面層より受光センサ部33へと井戸（開口）43を形成すると（図14D参照）、井戸43の深さhが深く形成されてしまう（例えばh=5μm）。

また、近年の微細化の要求に伴い、例えばこのようなCMOS型固体撮像素子で微細化を図ろうとした場合、画素自体がさらに縮小化されてくるので井戸43の径（幅）dはさらに小さく形成されることとなる。従って、非常に高いアスペクト比を有する井戸43が形成されてしまうこととなる。

【0016】

このように、高いアスペクト比を有する井戸43が形成されると、次の工程（図14E参照）にて、例えば高密度プラズマCVD法等によりSiN膜44を井戸43内に埋め込んだ際に、図16に示すように井戸43内に空洞（所謂ボイド）46が形成されるといった問題が発生する。

【0017】

このような問題が発生するのは、井戸43内にSiN膜44を埋め込む際に高密度プラズマCVD法を用いた場合、井戸43の入り口付近での埋積物の生成が井戸43の奥の領域に比べて早くなるためである。

これにより、井戸43の入り口付近が除々に塞がれてきて、成膜種となるラジカルの井戸43の内部への供給が少なくなり、井戸43の入り口付近が完全に塞がって、井戸43の内部に空洞（ボイド）46が形成されてしまうこととなる。

【0018】

このように、井戸43内において空洞46が形成されると、空洞46により反射や屈折が生じるので、集光効果が悪くなったり感度特性にバラツキが生じたりしてしまう。

【0019】

また、従来では、受光センサ部33内の界面準位を低減するためや結晶格子の乱れを修復して白点の発生を抑制するために、例えばアニール処理によってプラズマSiN膜44中に含有されている水素を受光センサ部33へと供給するようしているが、空洞46が形成された場合は、プラズマSiN膜44の体積がそ

の分減少するため、受光センサ部33への水素の供給率が低下することとなり、白点の発生を抑制させる効果が低減してしまう。

【0020】

今後は、配線構造をさらに多層にしないと（例えば5層～7層）、多画素化及び素子サイズの微細化の要求に対応することができなくなるので、これに伴い井戸43はさらにアスペクト比が高く形成されることとなり、SiN膜44の埋め込み性がさらに悪化することが考えられる。

【0021】

このように井戸43内に空洞46が形成される問題は、上述したようなCMOS型固体撮像素子（CMOSセンサ）30ばかりでなく、例えばCCD固体撮像素子においても画素の微細化に伴いアスペクト比が高くなることから、同様に生じることが考えられる。

【0022】

本発明は、上述の点に鑑み、配線層を多層化した場合や画素を微細化した場合でも、高い集光効率で受光センサ部に光を入射させることができる固体撮像素子及びその製造方法を提供するものである。

【0023】

【課題を解決するための手段】

本発明に係る固体撮像素子は、受光センサ部上に、高屈折率層が低屈折率層中に埋め込まれてなる井戸が設けられ、この井戸が径の異なる複数の層により構成され、これら複数の層のうち互いに隣接する層において、下層の上部径よりも上層の下部径が小さく形成されてなる構成とする。

【0024】

本発明に係る固体撮像素子によれば、井戸が径の異なる複数の層で構成されているので、各層の深さが浅くなっていて高屈折率層を良好に埋め込むことが可能になり、空洞を生じないようにすることができる。また、複数の層のうち互いに隣接する層において、下層の上部径よりも上層の下部径が小さいので、各層間の段差部では下層が広くなり、この段差部で不要な反射や屈折が生じないことから、受光センサ部に充分に集光することができる。

【0025】

本発明に係る固体撮像素子の製造方法は、受光センサ部上に、高屈折率層が低屈折率層中に埋め込まれてなる井戸が設けられた固体撮像素子を製造する方法であって、表面を覆って前記低屈折率層を形成し、前記低屈折率層に開口を形成し、前記開口に前記高屈折率層を埋め込む工程を複数回行うことにより、前記井戸を形成する

【0026】

本発明の固体撮像素子の製造方法によれば、低屈折率層中に開口を形成し、この開口に高屈折率層を埋め込む工程を複数回行って井戸を形成するので、各開口の深さを浅くして高屈折率層を良好に埋め込むことが可能となる。これにより、埋め込まれている高屈折率層中に空洞がなくなる。

【0027】**【発明の実施の形態】**

本発明の一実施の形態として、本発明をCMOS型固体撮像素子（CMOSセンサ）に適用した場合の概略構成を図1に示す。

尚、図示の例ではCMOS型固体撮像素子の1画素に対応する断面を示している。

本実施の形態に係るCMOS型固体撮像素子1は、素子分離領域3で分離された半導体基板2内の所定の領域に入射光を受光する受光センサ部4が形成され、受光センサ部4上の所定の位置には絶縁膜5を介して転送ゲート6、後述する配線層と接続される導電プラグ7が層間絶縁膜8中に形成される。

【0028】

配線層9は図示の例では2層（第1の配線層91及び第2の配線層92）に形成されており、配線層91及び92間は導電プラグ7により接続されている。最上層の配線層92の上方には、層間絶縁膜8上にパッシベーション膜10、平坦化膜11を介してカラーフィルタ12が形成され、カラーフィルタ12上の受光センサ部4と対応する位置にはオンチップレンズ13が形成される。

【0029】

受光センサ部4上には、この受光センサ部4とオンチップレンズ13間をつな

ぐようにパッシベーション膜10の下端まで井戸14が形成され、この井戸14内には層間絶縁膜8より高い屈折率（n=2.0）を有する高屈折率層（例えば高密度のプラズマCVD法によるプラズマSiN膜）15が埋め込まれてなる。尚、16は層間絶縁膜（例えばSiO₂膜）8との間で高い選択比を有するエッチングストップ膜（例えばSiN膜）である。

これによって、入射光の集光効率を高めるようにした構造を有するCMOS型固体撮像素子1が構成される。

【0030】

本実施の形態では、特に、井戸14が複数の層で形成された構成とする。

本実施の形態では、井戸14が例えば2つの層14A, 14Bで形成された構成とする。層14Aの上面は、例えば配線層91の下の、破線で示す平坦化された層間絶縁膜8の上面と同一面上となるようにして形成される。また、層14Bの上面は、例えばパッシベーション膜10の下の平坦化された層間絶縁膜8の上面と同一面上となるように形成される。

【0031】

このように構成することで、例えば従来のような深い1つの穴に高屈折率層44が埋め込まれて井戸43が形成されているのではなく（図12参照）、穴に高屈折率層15が埋め込まれた層14A, 14Bを複数有して井戸14が形成されているので、各層14A, 14BでのプラズマSiN膜15の埋め込み性は、従来のプラズマSiN膜の埋め込み性に比べて良好なものとなり、プラズマSiN膜15中に空洞が生じることがなくなる。

【0032】

ところで、このように複数の層14A, 14Bにより井戸14が形成されてなるので、例えば層間でのずれの問題が懸念される。

例えば、リソグラフィ技術を用いて2つ目の層14B形成用のレジストマスクを形成する際、1つ目の層14Aとの間で重ね合わせずれが生じた場合、図2に層間付近の拡大図を示すように、垂直方向に連続する層14A及び14Bの側壁における層14A, 14Bの接続部20にて段差21が形成されてしまう。

【0033】

このように、各層14A, 14B間の接続部20にて段差21が形成された場合、例えば井戸14の上部から入射してきた光（図中矢印X）は、その内部に埋め込まれたプラズマSiN膜15から層間絶縁膜8へと向かって入射するため、入射角によっては光が段差21で屈折して層間絶縁膜8内へと進んだり（図中矢印Y）、光が段差21で全反射して井戸14内を上方に向かって進んで表面から外部に拡散されてしまう（図中矢印Z）。若しくは、井戸14の表面と上層（例えばパッシベーション膜10）との界面で再び全反射して井戸14内に再び戻る。

このように、段差21が形成されることにより、入射された光の受光センサ部4への集光性が低減して集光効率が低下してしまうことは明らかである。

【0034】

そこで、本実施の形態においては、隣接する層14A, 14Bの径を異なるようとする。即ち、図3に示すように、下層14Aの上部径Adよりも上層14Bの下部径Bdを小さく形成する。これにより、前述した集光効率の低下を改善することができる。

この場合、接続部20に段差を有するが、接続部20では下層の上部径Adの方が広くなっているため、図2に示したような不要な反射や屈折は生じない。

【0035】

このように、下層14Aの上部径Adよりも上層14Bの下部径Bdを小さく形成するには、その分マスクの径を小さくすればよい。このとき、リソグラフィ工程で生じてしまうずれの量は最大でも0.1μm程度であるので、例えば上層14Bを形成する際のリソグラフィー工程の際、その下部径Bdが下層14Aの上部径Adよりも0.2μm (0.1×2) 小さくなるように制御すればよい。

これにより、上述したような、各層14A, 14B間の接続部20で生じる段差21を回避できる。

【0036】

本実施の形態の固体撮像素子1によれば、例えば従来のような深い1つの穴に高屈折率層が埋め込まれて井戸が形成されてなるのではなく、穴に高屈折率層15が埋め込まれた層14A, 14Bを複数有して井戸14が形成されてなるので

、各層14A, 14BでのプラズマSiN膜15の埋め込み性は、従来の1つの層47でのプラズマSiN膜の埋め込み性に比べて良好なものとなる。これにより、プラズマSiN膜15中に空洞が生じない埋め込み性の良好な井戸を有する固体撮像素子を提供できる。

【0037】

また、各層14A, 14B間（接続部20）において、上層14Bの下部径Bdが下層14Aの上部径Adよりも小さく形成されているので、接続部20において不要な反射や屈折を発生せず、集光効率が低下されることのない固体撮像素子を提供できる。

【0038】

また、受光センサ部4内の界面準位を低減するためや結晶格子の乱れを修復して白点の発生を抑制するために、例えばアニール処理によってプラズマSiN膜15中に含有されている水素を受光センサ部4へと供給する際に、井戸14内のプラズマSiN膜15に空洞がなく充分な体積を有するので、このプラズマSiN膜15から受光センサ部4への充分な量の水素を供給することができ、白点の発生を抑制させる効果を充分に発揮させることができる。

【0039】

また、井戸内に空洞が生じた場合では、井戸内での高屈折率層のつきまわり（カバレージ）が悪く、高屈折率層が剥がれ易くなっていたが、本実施の形態では、井戸14内に空洞が生じないので、井戸14内での高屈折率層15のカバレージを良好にすることができます。

【0040】

上述した実施の形態においては、井戸14を構成する複数の層14A, 14Bのうち少なくとも1つの層の側壁がテーパー形状に形成された構成とすることもできる。

例えば、図4に示すように、上述した実施の形態において、最上部に形成された層14Bの側壁をテーパー形状とした場合は、例えば図1に示した構成と比較して井戸14内へ光を取り込み易くすることができる。また、層14B内でのプラズマSiN膜15の埋め込み性がさらに向上される。

【0041】

上述した実施の形態においては、井戸14が2つの層14A, 14Bより形成された構成としたが、他の実施の形態として、井戸14が例えば3つの層14A, 14B, 14Cにより形成されてなる構成を図5に示す。

本実施の形態では、例えば各層14A, 14B, 14Cの上面が、それぞれ第1の配線層91下の破線で示す平坦化された層間絶縁膜8の上面と同一面上、第2の配線層92下の破線で示す平坦化された層間絶縁膜8の上面と同一面上、パッシベーション膜10の下の平坦化された層間絶縁膜8の上面と同一面上となるように形成される。即ち、各層14A, 14B, 14Cの上面と平坦化された層間絶縁膜8の上面がそれぞれ同一面上となるように形成される。

尚、その他の部分は図1の構成と同様であるので対応する部分には同一符号を付して重複説明を省略している。

【0042】

このような構成とした場合は、各層14B, 14Cが浅くなつて、各層14B, 14C内でのプラズマSiN膜15の埋め込み性が向上するので、図1に示した構成に比べてさらに井戸14内の埋め込み性が向上する。

【0043】

また、例えば図6に示すように、前述した図5に示す構成において、層14B, 14Cの側壁をそれぞれテーパー形状とした場合は、前述した作用効果に加えて、受光センサ部4からオンチップレンズ13へと上方へ向かって形成される各層14A, 14B, 14Cの径（上部径）が逐々に小さくなることを防止できる。また、層14B, 14C内でのプラズマSiN膜15の埋め込み性が向上し、さらに井戸14内の埋め込み性が向上される。

【0044】

次に、本発明の固体撮像素子の製造方法の一実施の形態を図7～図11を用いて説明する。

本実施の形態では、図1に示したCMOS型固体撮像素子を製造する方法を示す。尚、図示の例では、CMOS型固体撮像素子の1画素に対応する断面図を示し、図1と対応する部分には同一符号を付している。先ず、図7Aに示すよう

に、素子分離領域3で分離された半導体基板2内の所定の領域（素子形成領域）内に入射光を受光する受光センサ部4を形成し、受光センサ部4上に絶縁膜5を形成する。

【0045】

次に、図7Bに示すように、受光センサ部4上に絶縁膜5を介して転送ゲート6、エッティングストッパ膜16を形成する。

ここでエッティングストッパ膜16としては、次のエッティングストッパ膜16上層間絶縁膜8に開口141を形成する際に、SiO₂膜からなる層間絶縁膜8に対して高いエッティング選択比が確保できるSiN膜が用いられる。このSiN膜は例えば減圧CVD法を用いて形成することができる。

【0046】

次に、転送ゲート6、エッティングストッパ膜16、素子分離領域2を含んで全面に層間絶縁膜8を形成し、さらにこの層間絶縁膜8上にレジスト膜（図示せず）を形成する。そして、公知のリソグラフィ技術を用いてレジスト膜を開口141形成用のパターンのレジストマスクに形成した後、このレジストマスクを介して異方性ドライエッティングにより層間絶縁膜8をエッティング除去する。

その後、レジストマスクを除去することにより、図7Cに示すように、層間絶縁膜8に開口141が形成された構造となる。

異方性ドライエッティングは平行平板型のエッチャで処理し、反応ガスとしては、例えばC₄F₈ガス、Arガス、O₂ガス等を用いることができる。このような反応ガスを用いた場合、層間絶縁膜8とエッティングストッパ膜16との間で高い選択比が確保できる。

【0047】

この際、前述したように、受光センサ部4上に形成されたエッティングストッパ膜16は層間絶縁膜8との間で高い選択比が確保されているため、層間絶縁膜8のエッティングはエッティングストッパ膜16に達したところで停止され、受光センサ部4の表面に影響を与えることはない。また、例えば開口141の深さ14A hを各画素毎にバラツキなく均一に形成することができる。

これにより、後述する配線層9を形成する前に開口141を形成している分、

従来のような配線層を全て形成した後に開口を形成する場合と比較して、開口141の深さ14A_hを浅く形成できる。即ちアスペクト比の低い開口141が形成される。

【0048】

次に、図8Dに示すように、例えば等方性ドライエッチングにより開口141内に露出しているエッチングストップ膜16を除去した後、開口141を含んで層間絶縁膜8上の前面に層間絶縁膜8より高い屈折率を有する高屈折率層15、例えば高密度プラズマCVD法によるSiN膜（プラズマSiN膜）15を形成する。

尚、エッチングストップ膜16を除去する際の等方性エッチングは、例えばダウンフロープラズマによるケミカルドライエッチを用いることができる。

この際、上述したように、開口141の深さ14A_hは浅く形成されているので、開口141内に空洞が形成されることなく良好にプラズマSiN膜を埋め込むことができる。

【0049】

次に、図8Eに示すように、例えばCMP法又はエッチバック法等を用いてプラズマSiN膜15を層間絶縁膜8の表面までエッチング除去する。

この際、プラズマSiN膜15が層間絶縁膜8上に残存しないようにエッチング除去を行う必要がある。これは、プラズマSiN膜15が層間絶縁膜8上に残存した場合、入射光がこのプラズマSiN膜15内を多重反射して隣接する画素へと入り込んで影響を及ぼす虞があるためである。

ここで、例えばCMP法を用いてプラズマSiN膜15のエッチング除去を行った場合は、プラズマSiN膜15が残存することなく層間絶縁膜8の上面が平坦化されるので、例えば次の工程で配線層を形成する際に再び平坦化処理を行う必要がない。

これにより、プラズマSiN膜15が埋め込まれた層14Aが形成される。

【0050】

次に、図9Fに示すように、導電プラグ7、配線層9を形成する。

先ず層間絶縁膜8中の所定の位置に導電プラグ7を形成し、平坦化された層間

絶縁膜8上に1層目となる配線層91を形成する。そして、配線層91を含んで全面に再び層間絶縁膜8を形成し、平坦化処理を行った後、所定の位置に導電プラグ7を形成し、層間絶縁膜8上に2層目となる配線層92を形成する。そして、配線層92を含んで全面に再び層間絶縁膜8を形成し、この層間絶縁膜8を平坦化処理する。このようにして2層構造の配線層9（第1の配線層91及び第2の配線層92）が形成される。

尚、本実施の形態では配線層9を2層構造としたが、例えば3層、4層、5層、6層、7層と配線層9が何層にも増えた場合はこのような工程が繰り返される。

【0051】

次に、層間絶縁膜8上にレジスト膜（図示せず）を形成し、リソグラフィー技術を用いてレジスト膜を開口142形成用のパターンのレジストマスクに形成する。

この際、開口142形成用のパターンは、例えばリソグラフィー工程におけるずれ量（最大でも $0.2\mu\text{m}$ ）に対応して、その下部径14Bdが前の工程（図7C参照）で形成された下の開口141の上部径14Adよりも小さくなるように形成する。

ここで、各開口141、142の開口径には $0.2\mu\text{m}$ 程度の差が生じることになるが、このように差が $0.2\mu\text{m}$ と僅かであるので、例えば開口141の形成時に用いたレジストマスクと同一のマスクパターンを用いることができる。即ち、リソグラフィー工程での制御のみで開口径を調整することが可能である。

そして、このレジストマスクを介して異方性ドライエッチングにより層間絶縁膜8をエッチング除去する。

その後、レジストマスクを除去することにより、図9Gに示すように、層間絶縁膜8に開口142が形成される。

【0052】

この際、下層14A内のプラズマSiN膜15がエッチングストップとして働く。これは、異方性ドライエッチングに用いられる反応ガスとして、上述したと同様なC4F8ガス、Arガス、O2ガス等を用いることにより、層14A内の

プラズマS i N膜15とエッチングされる層間絶縁膜8との間で高い選択比が確保されるためである。これにより、層14A内のプラズマS i N膜15の表面に影響を与えることはない。また、各開口間（接続部20）において、上の開口142の下部径を下の開口141の上部径よりも小さく形成するようにしたので、例えば開口142を形成する際のリソグラフィ工程でのレジストマスクの開口パターンと下の開口142との間で重ね合わせずが生じたとしても、上の開口142の下部径14Bdが下の開口141の上部径14Adからはみ出してしまうようなことはなく、層間絶縁膜8を部分的にエッチングしてしまうことはない。

そして、この際においても、上述したと同様に開口142の深さ14Bhを、前段階で開口14Aを形成している分浅く形成できる。

【0053】

次に、図10Hに示すように、開口142を含んで層間絶縁膜8上の前面に層間絶縁膜8より高い屈折率を有する高屈折率層を形成する。この工程においても、図8Dに示した場合と同様に、例えば高密度プラズマCVD法によるS i N膜（所謂プラズマS i N膜）15を形成する。この際においても、上述したように開口142が浅いので、開口142内に良好にプラズマS i N膜を埋め込むことができる。

【0054】

次に、図10Iに示すように、CMP法またはエッチバック法を用いてプラズマS i N膜15を層間絶縁膜8の表面までエッチング除去する。この平坦化処理の際においても上述したと同様に、プラズマS i N膜15が層間絶縁膜8上に残存しないようにして行う。

この際においても、例えばCMP法を用いてプラズマS i N膜15のエッチング除去を行った場合は、プラズマS i N膜15が残存することなく層間絶縁膜8の上面が平坦化処理されるので、例えば次の工程で配線層を形成する際に、再び平坦化処理を行う必要がない。

これにより、プラズマS i N膜15が埋め込まれた層14Bが形成される。そして、先に形成された下層14Aと合わせて井戸14が形成される。

【0055】

次に、図11に示すように、層間絶縁膜8、井戸14内に埋め込まれたプラズマSiN膜15の表面を覆って全面にパッシベーション膜10を形成し、パッシベーション膜10上に平坦化膜11を形成した後、カラーフィルタ12を形成する。そして、カラーフィルタ12上において、受光センサ部4上の井戸14に対応する位置にオンチップレンズ13を形成する。

このようにして、図1に示す構造のCMOS型固体撮像素子を形成することができる。

【0056】

上述した本実施の形態に係る撮像素子の製造方法によれば、層間絶縁膜8中に開口141, 142を形成し、各開口141, 142にプラズマSiN膜15を埋め込む工程を複数回行うことにより井戸14を形成するので、例えば形成された各開口141, 142のそれぞれの深さ14Ah及び14Bhを、例えば従来のような（全ての配線層を形成してから）1回で形成された開口の深さhに比べて浅く形成することができる。即ち、従来に比べてアスペクト比の低い開口を形成することができる。

これにより、プラズマCVD法を用いて高い屈折率を有するプラズマSiN膜15を各開口141, 142内に埋め込む際に、プラズマSiN膜15を良好に埋め込むことができる。

【0057】

また、前の工程で形成する開口141の上部径14Adよりも、次の工程で形成する開口142の下部径14Bdを小さく形成するようにしたので、開口141, 142の接続部20において不要な反射や屈折が生じてしまうことを防止できる。

【0058】

上述した実施の形態において、少なくとも1つの開口の側壁をテーパー形状に形成することもできる。

例えば、最上部に形成する開口142の側壁をテーパー形状とする場合は、図9Gに示す工程において、リソグラフィー技術を用いて開口142形成用のレジ

ストパターンを形成する際、例えば露光条件を調整することによりレジストパターンをテーパー形状となるようにエッチングすることで実現できる。この際、C4F8ガスを用いれば、CF系埋積物による側壁保護膜形成効果によって良好なテーパー形状を容易に形成することができる。

【0059】

また、上述したように、例えばCMP法等により、層間絶縁膜8上のプラズマSiN膜15を除去する場合は、層間絶縁膜8とプラズマSiN膜15のそれぞれの平坦化処理を1回で行うことができる。

【0060】

上述した実施の形態では、2回に分けて開口を形成することで井戸14を形成するようにしたが、埋め込み性や配線層の数及び深さ等の兼ね合いによっては、3回以上に分けて開口を形成することもできる。

より多くの回数に分けて井戸14を形成した場合は、各開口でのプラズマSiN膜15の埋め込み性はさらに向上する。

【0061】

また、上述した実施の形態では、本発明をCMOS型固体撮像素子に適用した場合について説明したが、本発明はその他の固体撮像素子、例えばCCD固体撮像素子においても適用できるものである。

【0062】

尚、本発明は、上述の実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

【0063】

【発明の効果】

本発明の固体撮像素子によれば、高屈折率層が良好に埋め込まれてなる井戸を構成することができるので、従来と比較して井戸内での高屈折率層の埋め込み性、被覆性等が大幅に改善されて、信頼性の向上された固体撮像素子を提供することができる。

【0064】

また、接続部にて不要な反射や屈折が生じることがないので、入射光を漏れる

ことなく受光センサ部内へと導くことができ、従来と比較して集光効率、感度特性がさらに向上された固体撮像素子を提供することができる。

【0065】

また、井戸の複数の層のうち、少なくとも1つの層の側壁をテーパー形状とした場合は、入射光を井戸内に入り易くすることができ、集光効率がさらに向上される。

【0066】

本発明の固体撮像素子の製造方法によれば、各開口の深さを浅くして高屈折率層をそれぞれ良好に埋め込むことが可能となる。これにより高い集光効率を有する固体撮像素子を製造することができる。

【0067】

また、上の開口の下部径を、前の工程で形成した下の開口の上部径よりも小さく形成する場合には、不要な反射や屈折を生じる段差部が形成されないため、集光効率、感度特性が向上された固体撮像素子を製造することができる。

【0068】

さらに、少なくとも1つの開口の側壁をテーパー形状に形成する場合は、井戸内へ光を取り込み易くなるため、さらに集光効率を向上させることができる。

【図面の簡単な説明】

【図1】

本発明に係る固体撮像素子の構成を示す概略断面図である。

【図2】

層間で生じる問題点を説明する拡大断面図である。

【図3】

層間での各層の径を規定する説明図である。

【図4】

図1に示す構成において、井戸の上層の側壁をテーパー形状とした場合を示す概略断面図である。

【図5】

図1に示す構成において、井戸を3つの層で形成した場合を示す概略断面図で

ある。

【図6】

図5に示す構成において、井戸を2つの層の側壁をテーパー形状とした場合を示す概略断面図である。

【図7】

A～C 本発明に係る固体撮像素子の製造方法を示す製造工程図（その1）である。

【図8】

D～E 本発明に係る固体撮像素子の製造方法を示す製造工程図（その2）である。

【図9】

F～G 本発明に係る固体撮像素子の製造方法を示す製造工程図（その3）である。

【図10】

H～I 本発明に係る固体撮像素子の製造方法を示す製造工程図（その4）である。

【図11】

本発明に係る固体撮像素子の製造方法を示す製造工程図（その5）である。

【図12】

従来の固体撮像素子の構成を示す概略断面図である。

【図13】

A～C 従来の固体撮像素子の製造方法を示す製造工程図（その1）である。

【図14】

D～E 従来の固体撮像素子の製造方法を示す製造工程図（その2）である。

【図15】

F～G 従来の固体撮像素子の製造方法を示す製造工程図（その3）である。

【図16】

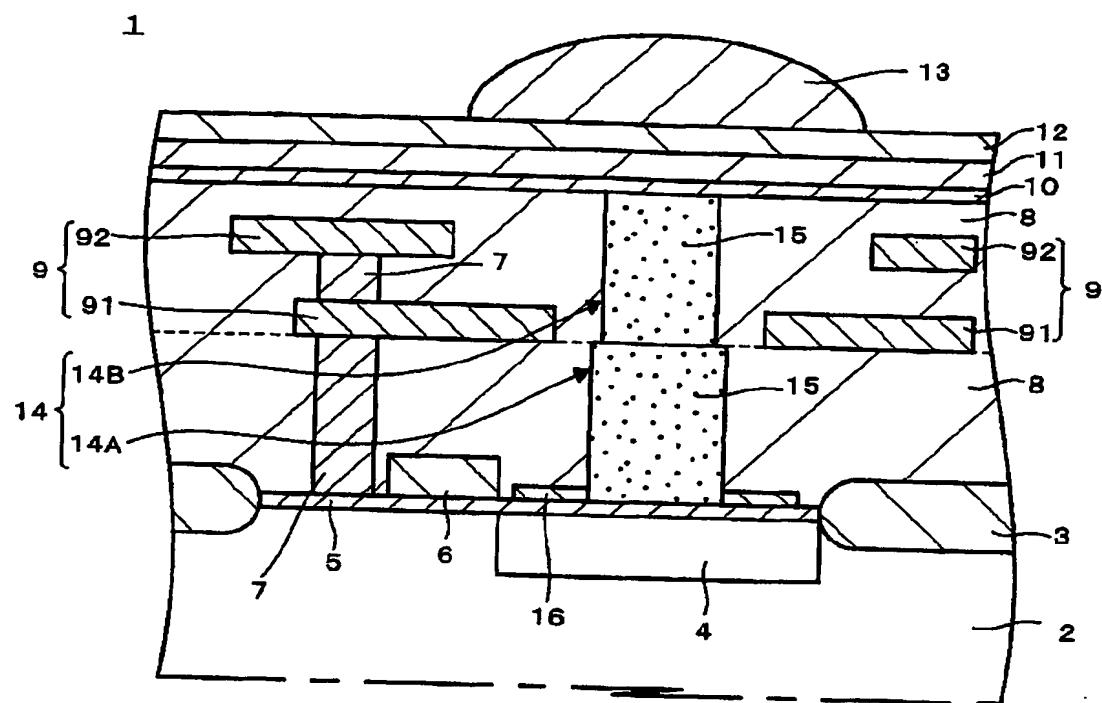
従来の問題点を説明する説明図である。

【符号の説明】

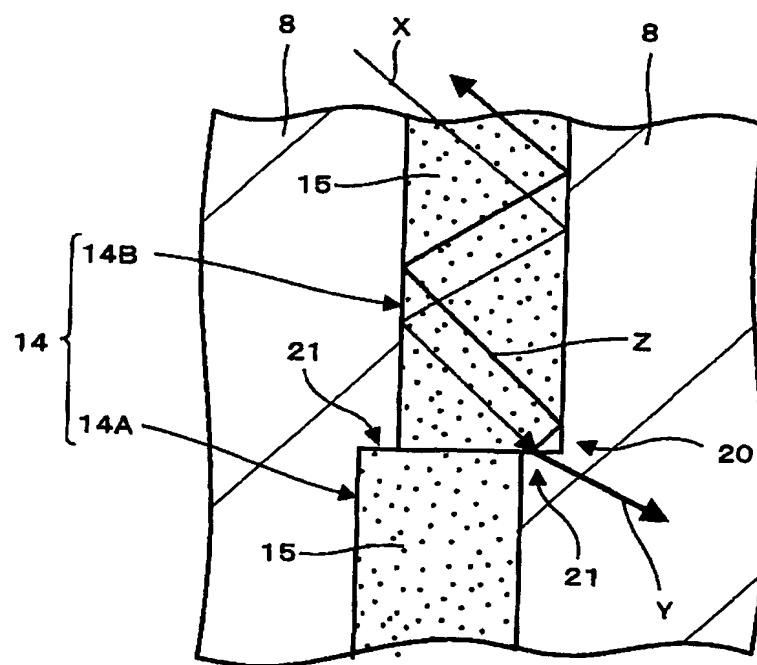
1 . . . 固体撮像素子、2 . . . 半導体基板、3 . . . 素子分離領域、4 . . . 受光センサ部、5 . . . 絶縁膜、6 . . . 転送ゲート、7 . . . 導電プラグ、8 . . . 層間絶縁膜、9 (91, 92) . . . 配線層、10 . . . パッシベーション膜、11 . . . 平坦化膜、12 . . . カラーフィルタ、13 . . . オンチップレンズ、14 . . . 井戸、141, 142 . . . 開口、14A, 14B . . . 層、15 . . . 高屈折率層 (プラズマSiN膜)、20 . . . 接続部、21 . . . 段差部

【書類名】 図面

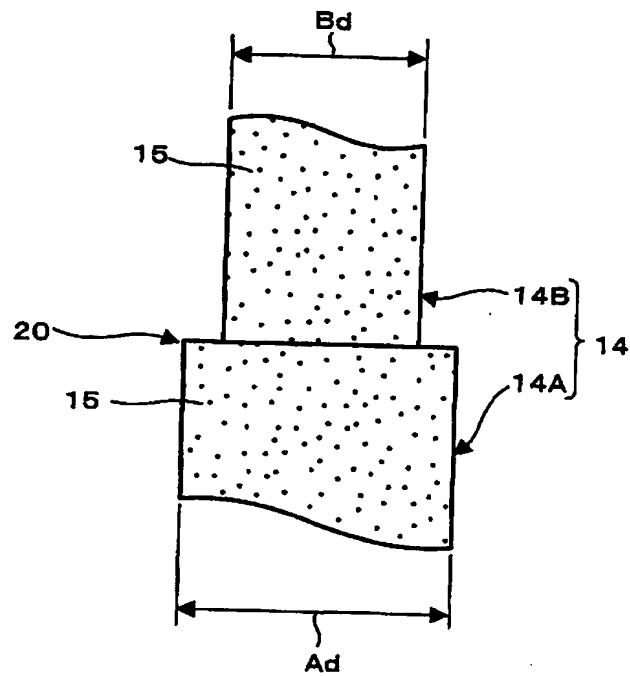
【図1】



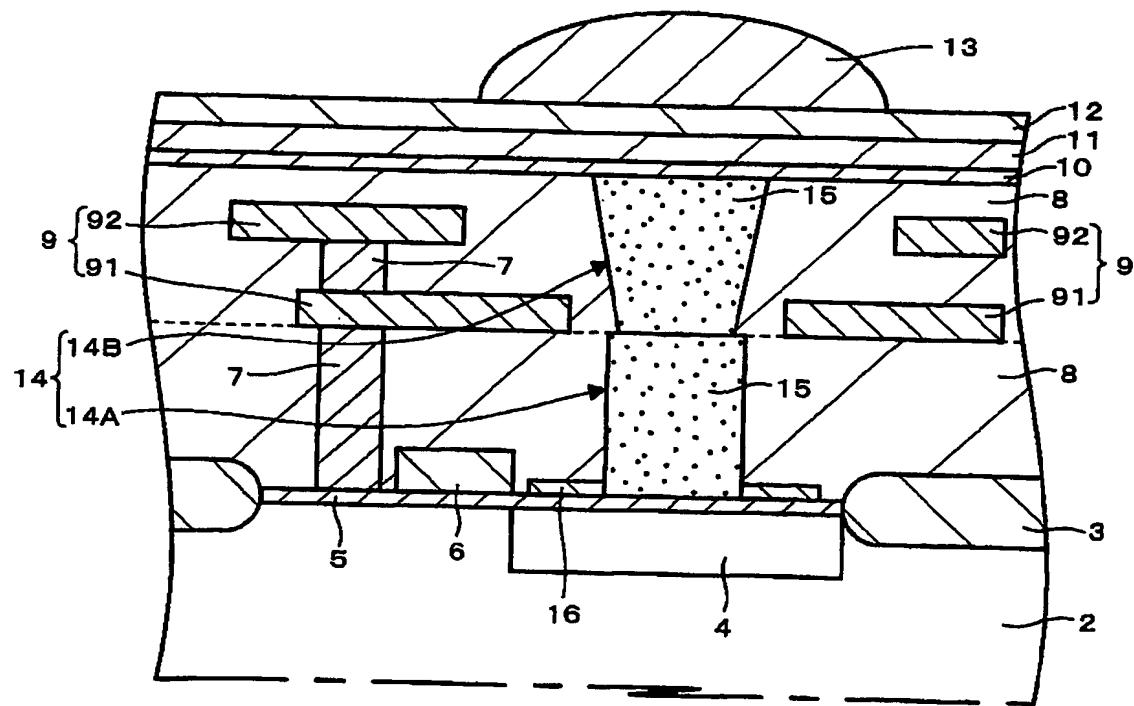
【図2】



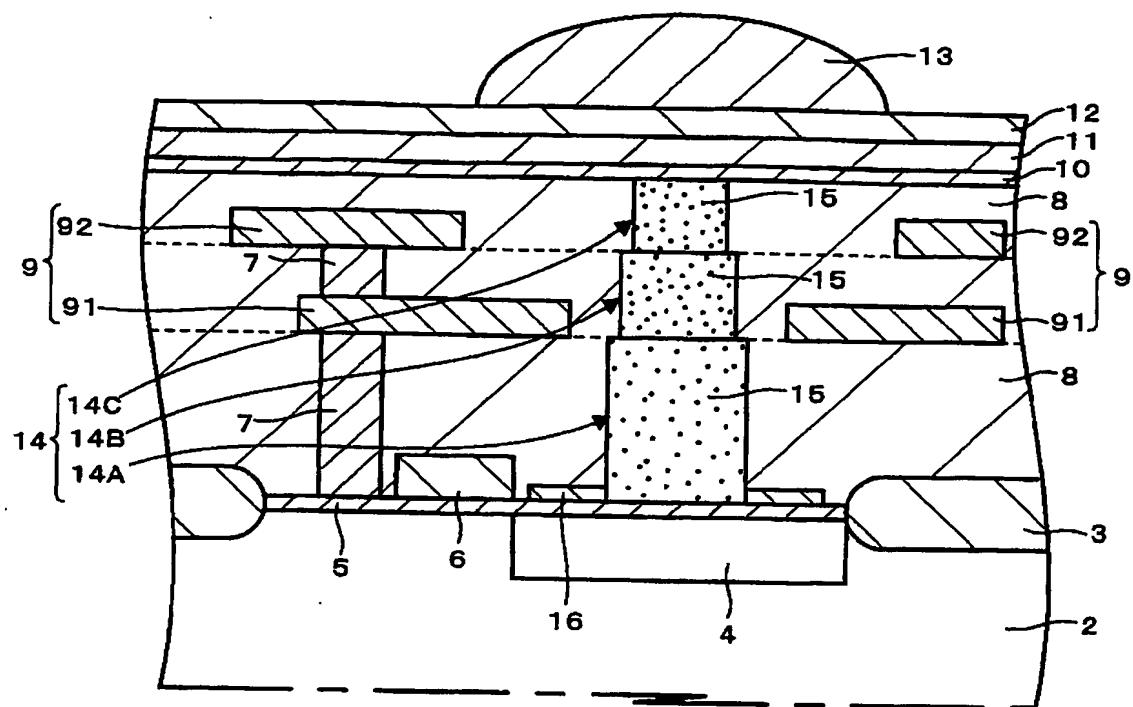
【図3】



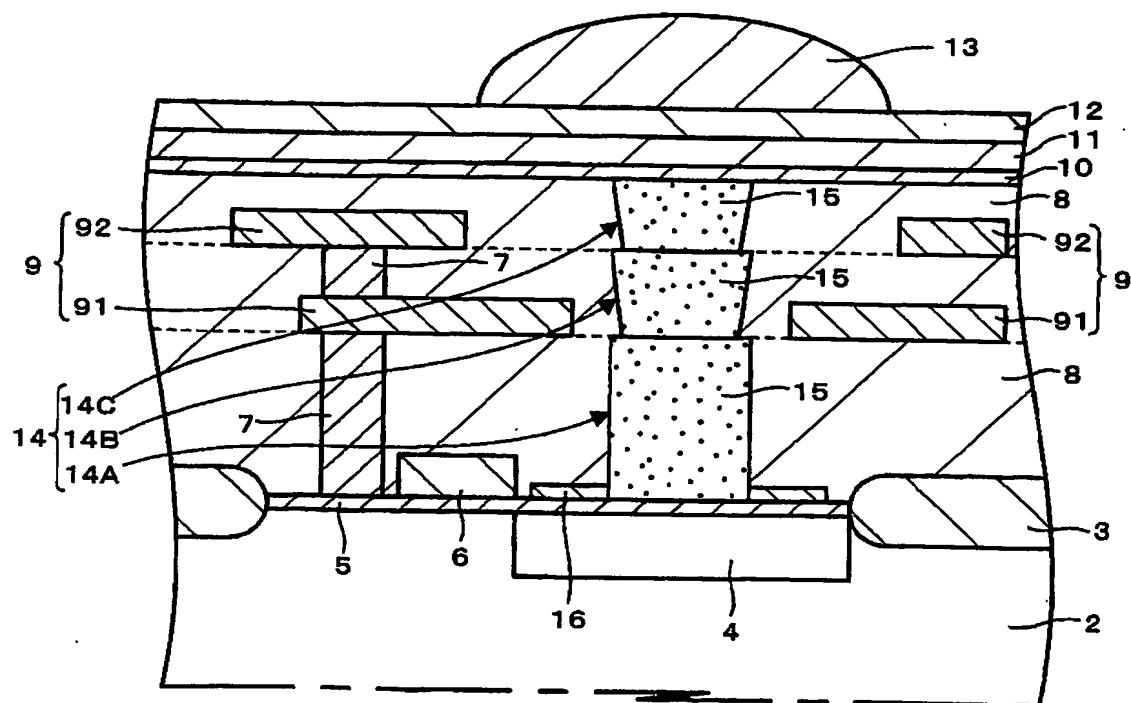
【図4】



【図5】

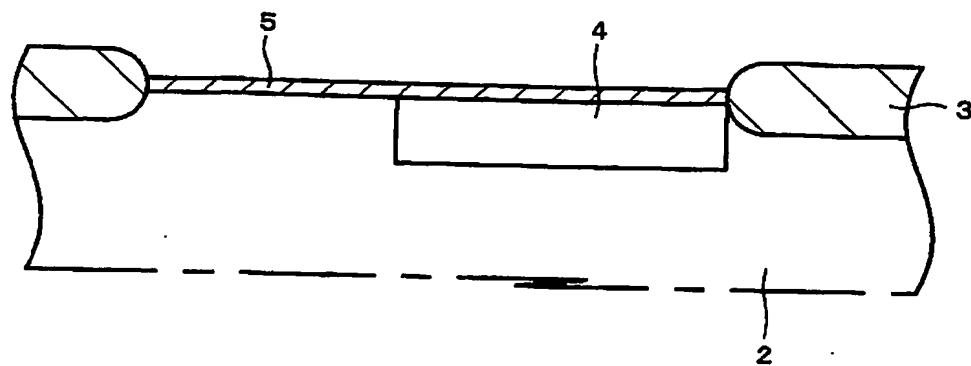


【図6】

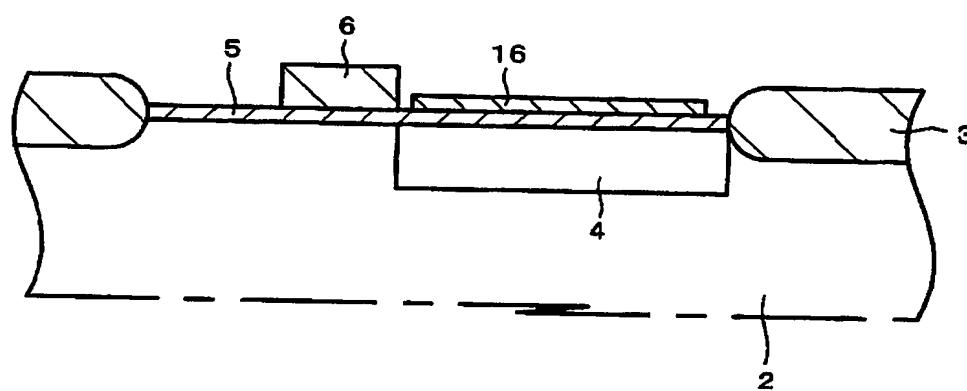


【図 7】

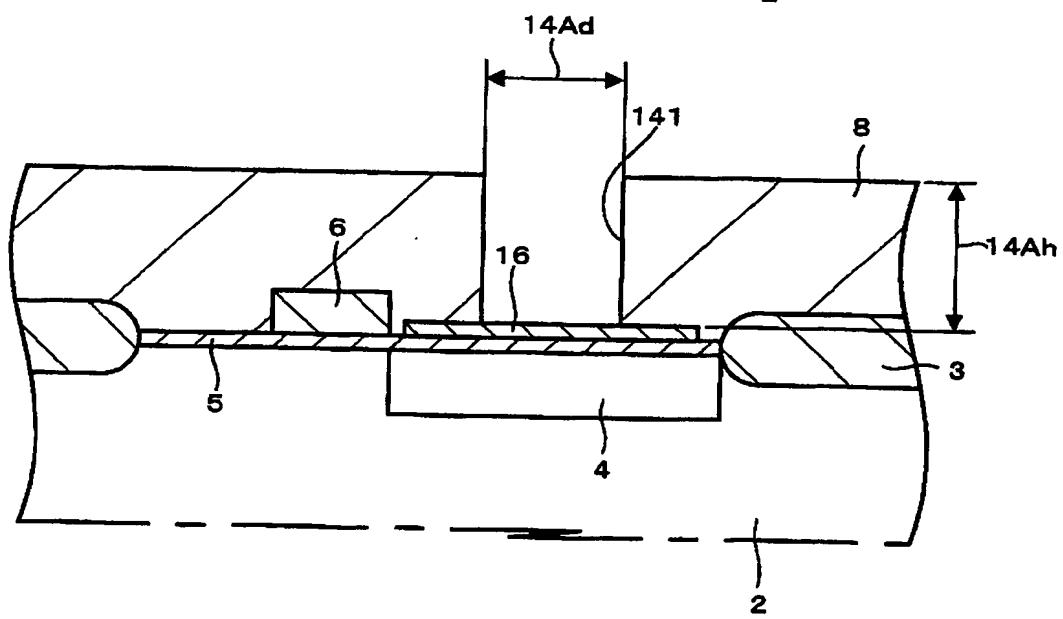
A



B

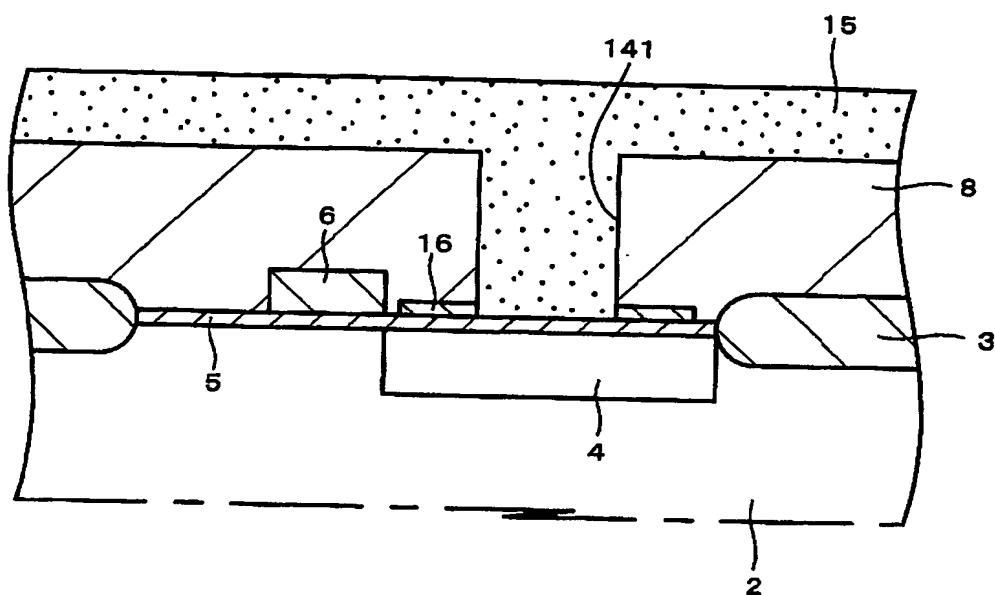


C

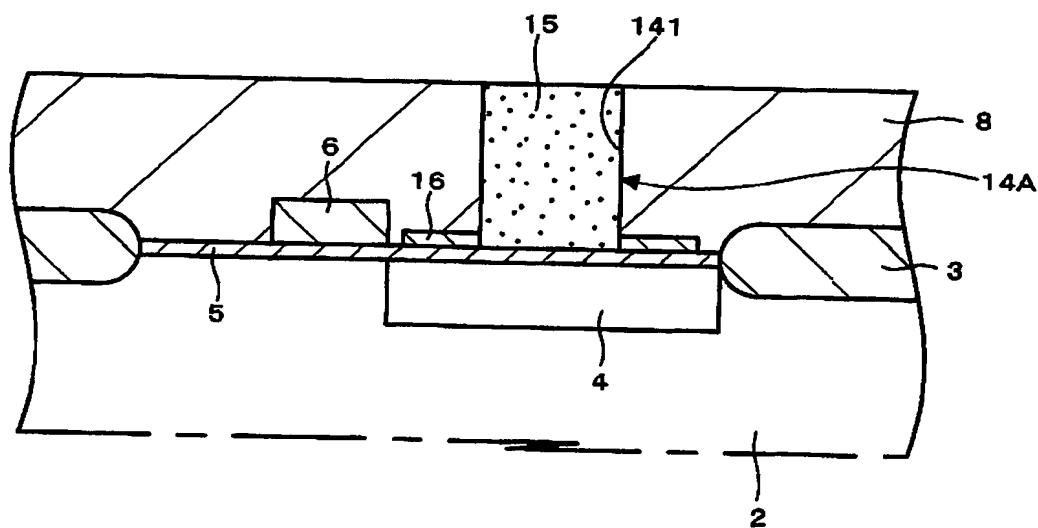


【図8】

D

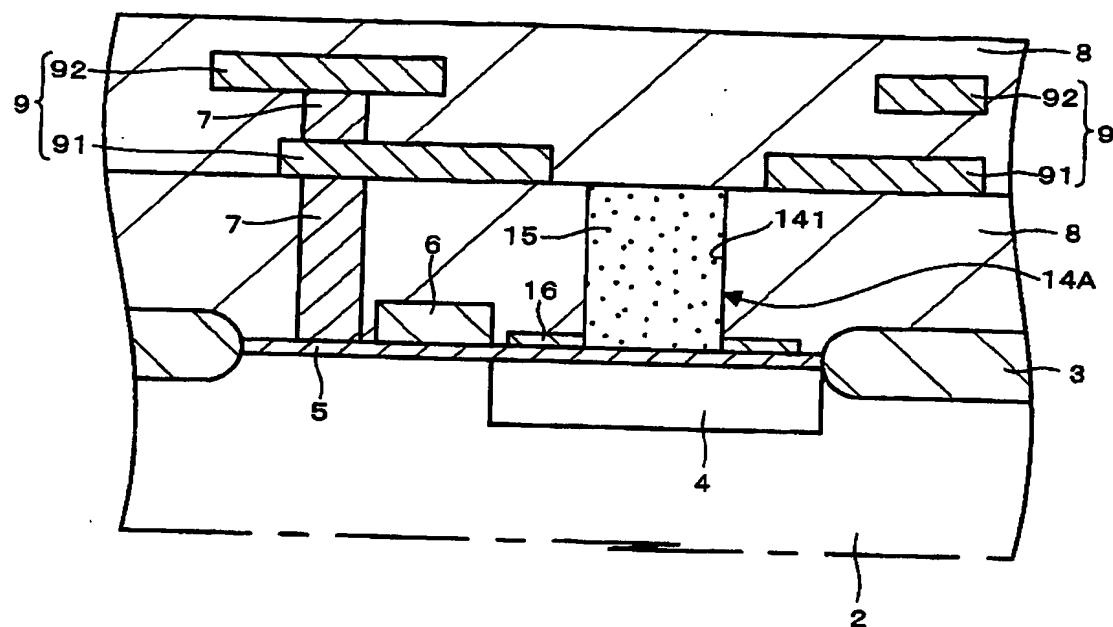


E

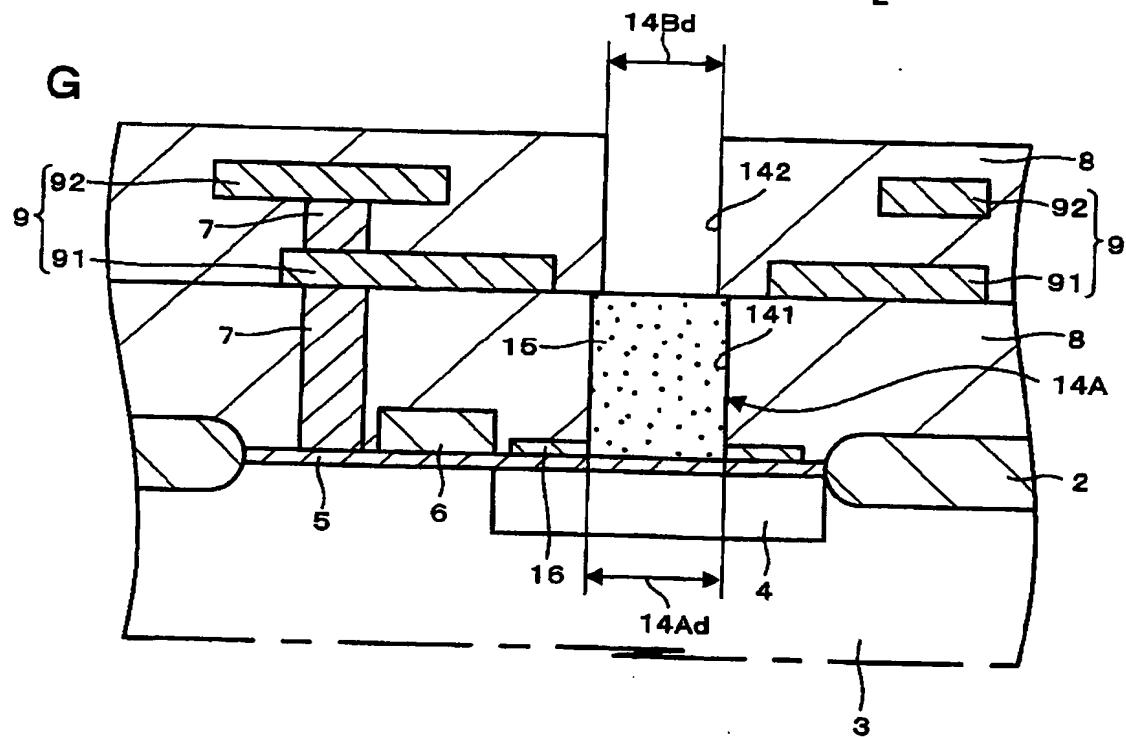


【図9】

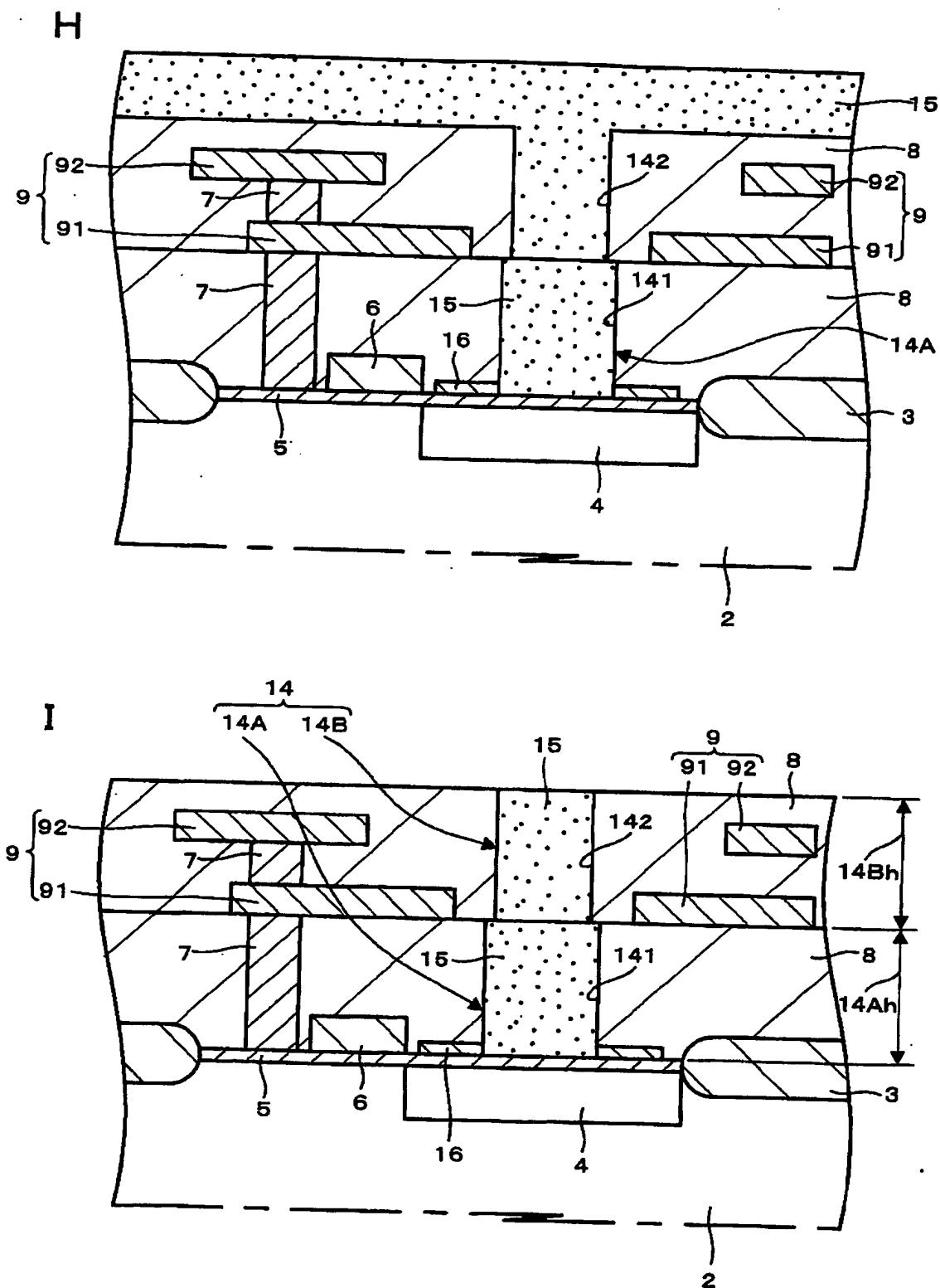
F



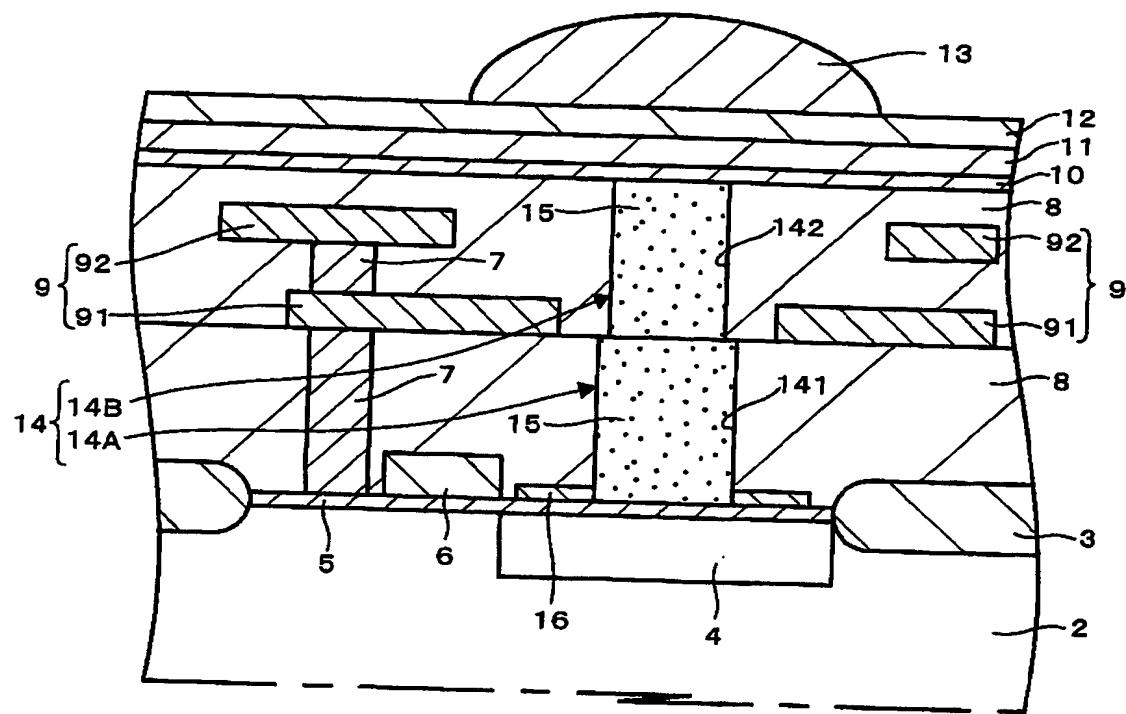
G



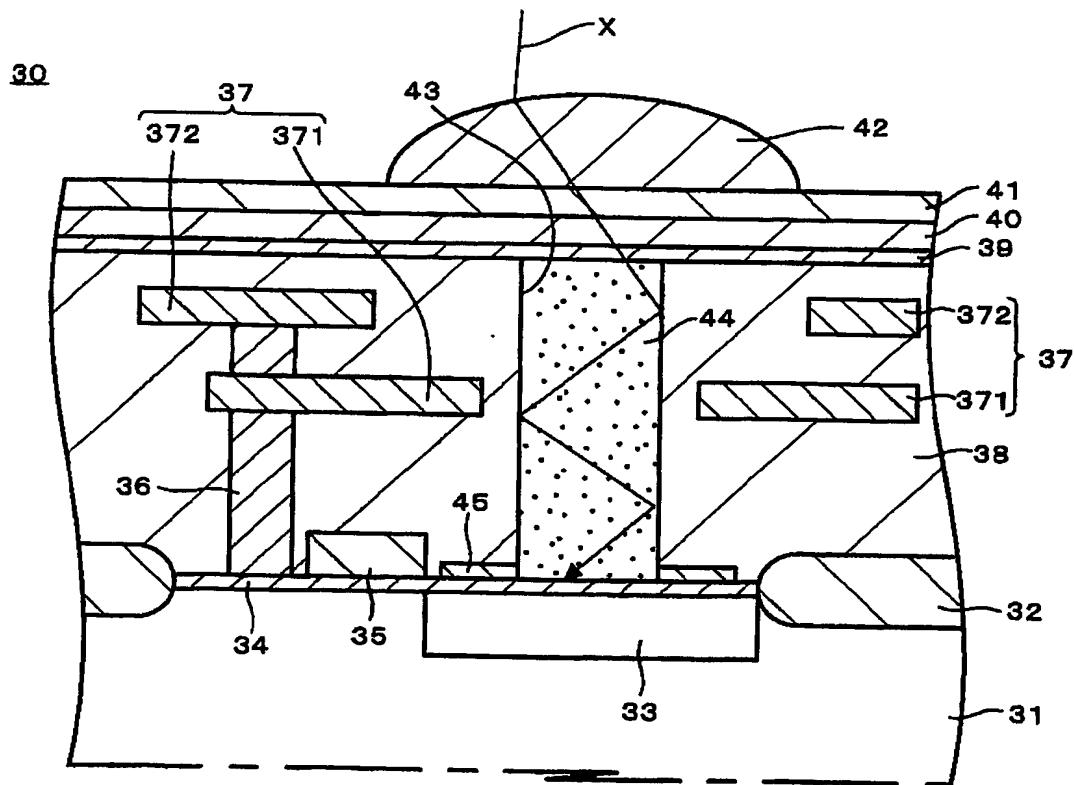
【図10】



【図 1 1】

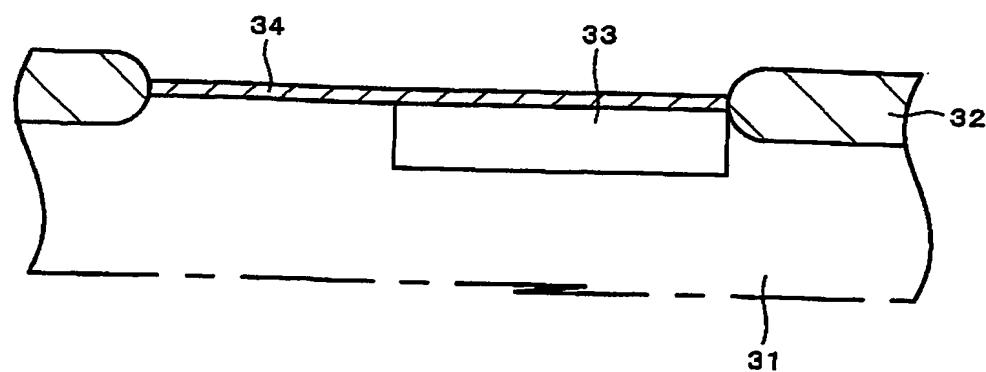


【図12】

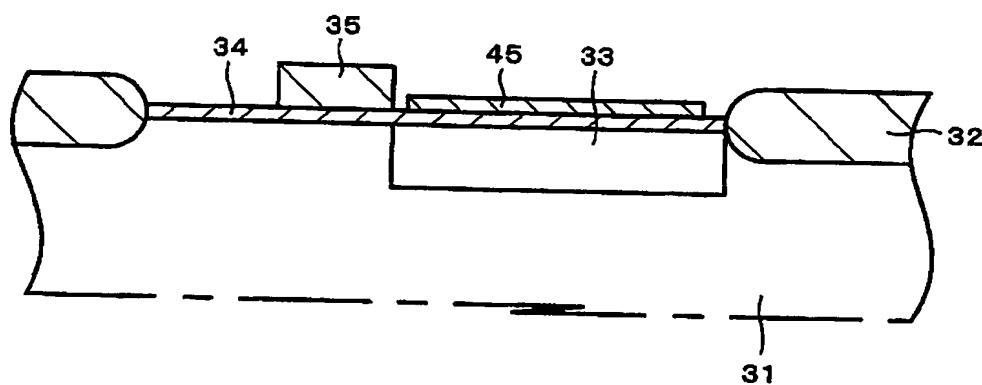


【図13】

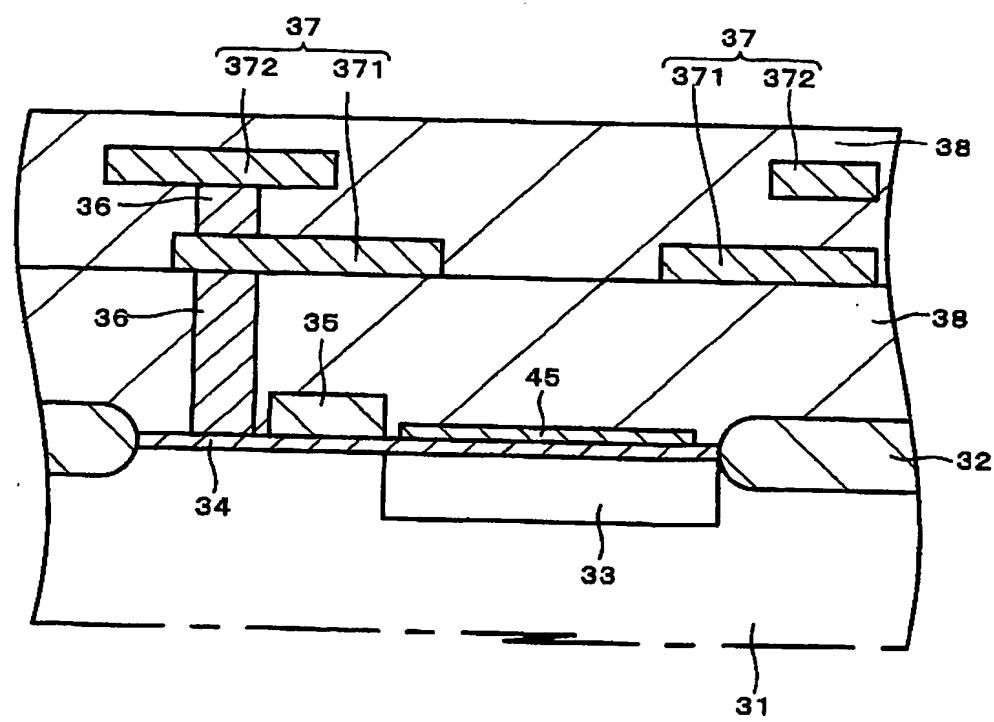
A



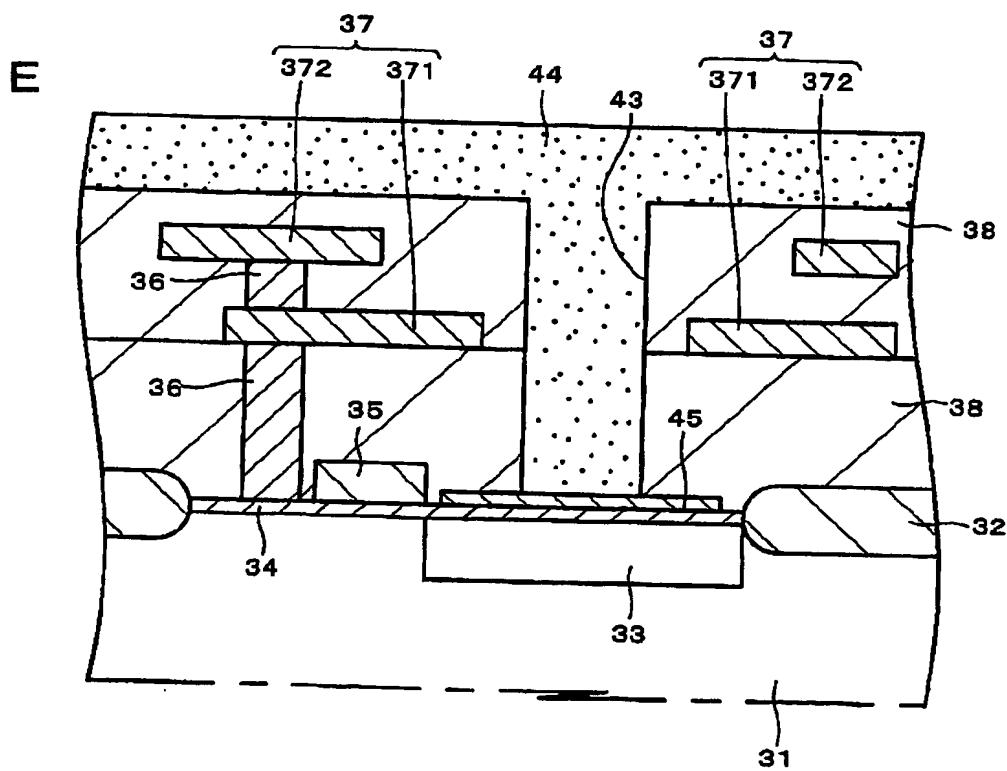
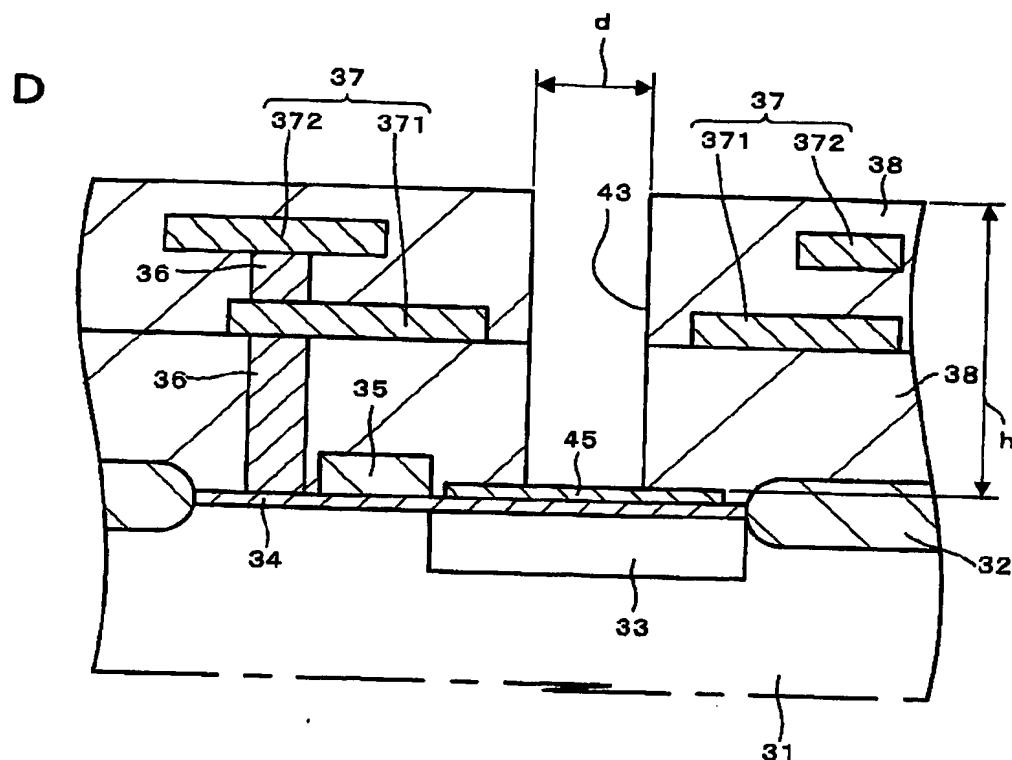
B



C

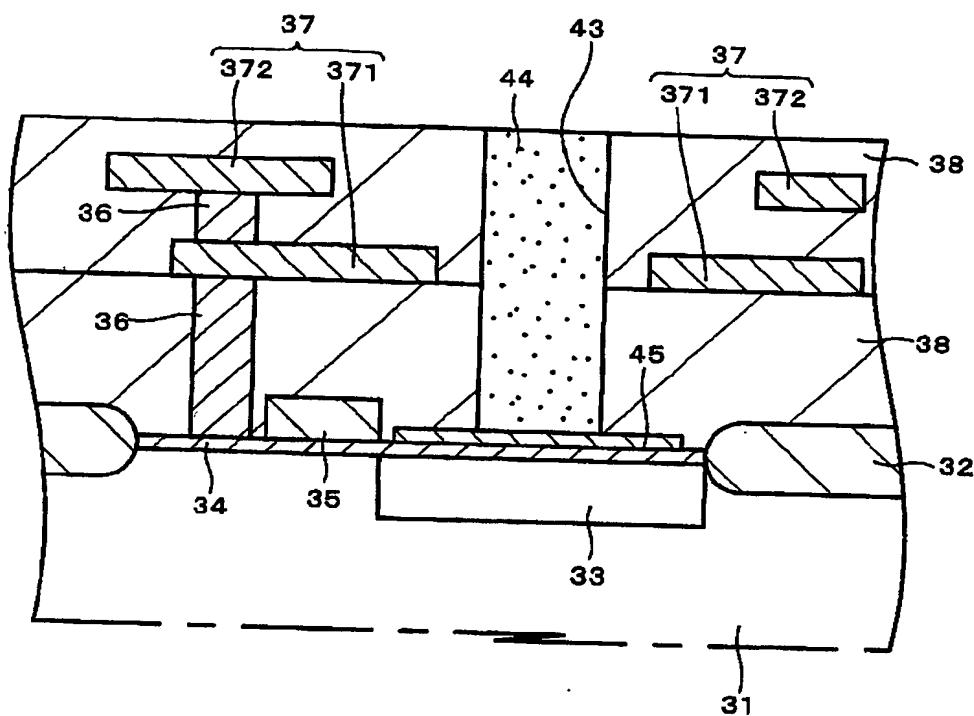


【図14】

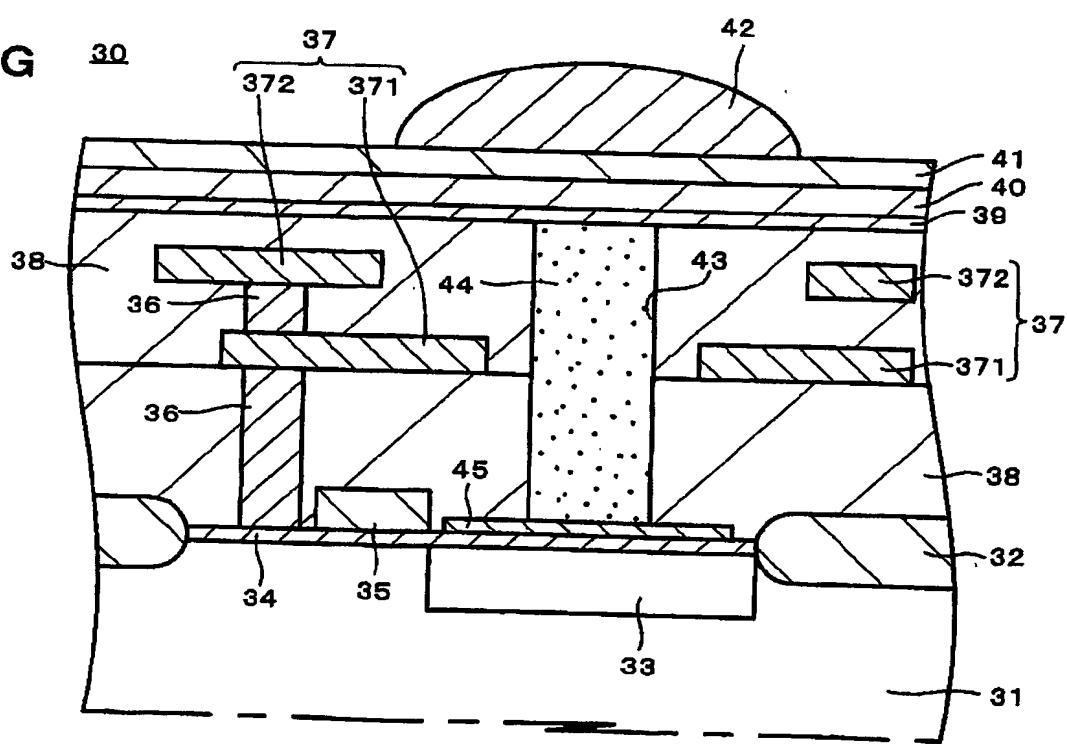


【図15】

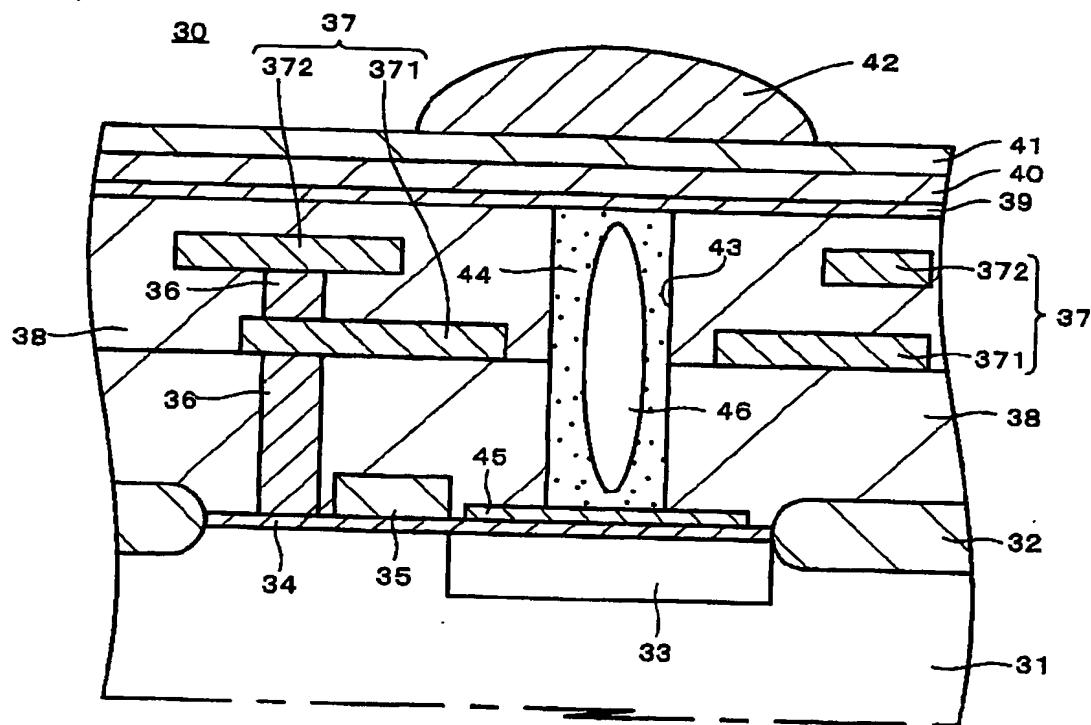
F



G



【図16】



【書類名】 要約書

【要約】

【課題】 本発明は、固体撮像素子において、配線層を多層化した場合や画素を微細化した場合でも、高い集光効率で受光センサ部に光を入射させることができるようにするものである。

【解決手段】 受光センサ部4上に、高屈折率層15が低屈折率層8中に埋め込まれてなる井戸14が設けられ、井戸14が径の異なる複数の層14A, 14Bにより構成され、複数の層のうち互いに隣接する層14A, 14Bにおいて、下層14Aの上部径14Adよりも上層14Bの下部径14Bdが小さく形成されてなる固体撮像素子1を構成する。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2002-362685
受付番号	50201895328
書類名	特許願
担当官	第五担当上席 0094
作成日	平成14年12月16日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000002185
--------	-----------

【住所又は居所】	東京都品川区北品川6丁目7番35号
----------	-------------------

【氏名又は名称】	ソニー株式会社
----------	---------

【代理人】

【識別番号】	100122884
--------	-----------

【住所又は居所】	東京都新宿区西新宿1丁目8番1号 新宿ビル
----------	-----------------------

【氏名又は名称】	信友国際特許事務所
----------	-----------

角田 芳末

【選任した代理人】

【識別番号】	100113516
--------	-----------

【住所又は居所】	東京都新宿区西新宿1丁目8番1号 新宿ビル
----------	-----------------------

松隈特許事務所

【氏名又は名称】	磯山 弘信
----------	-------

次頁無

特願 2002-362685

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住所 東京都品川区北品川6丁目7番35号
氏名 ソニー株式会社